

SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

Patent Number: JP6021316
 Publication date: 1994-01-28
 Inventor(s): MASAKI YASUYUKI
 Applicant(s): SEIKO EPSON CORP
 Requested Patent: ☐ JP6021316
 Application: JP19920176400
 Priority Number(s):
 IPC Classification: H01L23/50
 EC Classification:
 Equivalents:

Abstract

PURPOSE: To obtain a sharable fixing jig in which an inner lead wire and a die pad are on the same flat surface in wire bonding process by using a shape memory alloy as a material for a lead frame used for a semiconductor device to be made through sealing with resin.

CONSTITUTION: By using a shape memory alloy for a lead frame, a die pad 42 required for preventing short circuit between a corner of a semiconductor element 32 and a metal wire 34 can be provided under an inner lead 3 for supporting it, and interchanging of jigs at the time of wire bonding for supporting the die pad 42 under the inner lead wire 3 is eliminated. In other words, by heating the die pad 42, with the use of a heating jig, to more than a threshold value at which shape change begins to occur, a tab suspending lead wire is recovered to the previously stored shape. As a result, the die pad 42 can be provided under the inner lead wire 3.

Data supplied from the esp@cenet database - 12

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-21316

(43) 公開日 平成6年(1994)1月28日

(51) Int.Cl.⁵
H 0 1 L 23/50
// C 2 2 C 19/03

識別記号
S 9272-4M
V 9272-4M
A

庁内整理番号
F I

技術表示箇所

審査請求 未請求 請求項の数4(全 4 頁)

(21) 出願番号 特願平4-176400
(22) 出願日 平成4年(1992)7月3日

(71) 出願人 000002369
セイコーエプソン株式会社
東京都新宿区西新宿2丁目4番1号
(72) 発明者 正木 泰幸
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
(74) 代理人 弁理士 鈴木 喜三郎 (外1名)

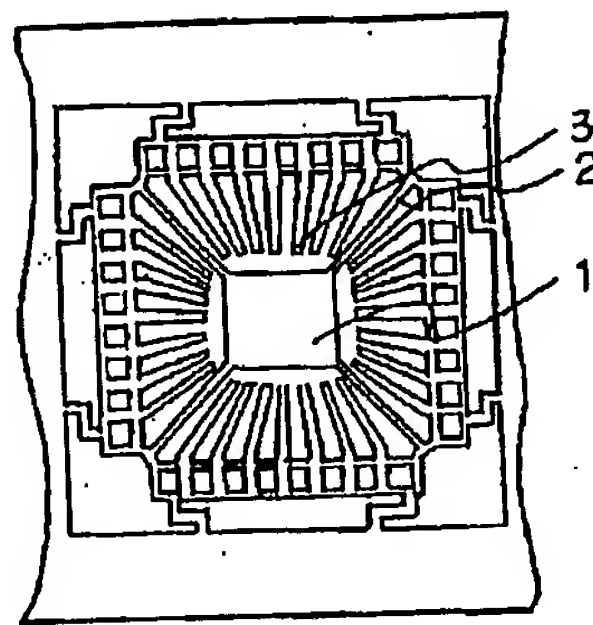
(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【要約】

【目的】 ワイヤーボンディング工程中インナーリードとダイパッドが同一平面上にあり、ワイヤーボンディング工程で用いられるリードフレーム固定治具を共用化でき、かつワイヤーボンディング工程後にダイパッドの位置をインナーリードの下方に設置できる半導体装置用リードフレームを提供する。

【構成】 リードフレーム上に半導体素子を接着固定し、半導体素子のボンディングパッドとインナーリードとを金線等のワイヤーにて接続した後、樹脂等で封止してなる半導体装置に用いるリードフレームの素材に形状記憶合金を用いる。

【効果】 従来ダイパッドの大きさが変わることによって必要であった、リードフレーム固定治具の交換を不要とする。



1

【特許請求の範囲】

【請求項1】 リードフレーム上に半導体素子を接着固定し、半導体素子のボンディングパッドとインナーリードとを金線等のワイヤーにて接続した後、樹脂等で封止してなる半導体装置に用いるリードフレームの素材に形状記憶合金を用いることを特徴とする半導体装置。

【請求項2】 請求項1記載のリードフレームにおいて、リードフレーム全体に形状記憶合金を用いることを特徴とする半導体装置。

【請求項3】 請求項1記載のリードフレームにおいて、リードフレームの一部に形状記憶合金を用いることを特徴とする半導体装置。

【請求項4】 請求項1記載の半導体装置において、リードフレームに形状記憶合金を用い高温でダイパッド部をデプレス加工し常温でダイパッド部を平打ちして平坦にし、ワイヤーボンディング終了後の加熱によりダイパッドを成形することを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、リードフレームに形状記憶合金を使用した半導体装置及びその製造方法に関する。

【0002】

【従来の技術】 図6は従来のリードフレームの図である。ダイパッド61は半導体素子62を接着固定し半導体素子62上のボンディングパッド63とインナーリード64を金線65等で接続する際、半導体素子62と金線65等が金線等のたわみによりショートすることを防止するために予めインナーリード64より下方にタブ吊りリード66により支持されている。半導体素子62上のボンディングパッド63とインナーリード64を金線65で接続するワイヤーボンディング工程で用いられるリードフレーム固定治具67にはダイパットののけ68が設けられている。

【0003】

【発明が解決しようとする課題】 上記従来のリードフレームのダイパッドはインナーリードより下方にタブ吊りリードにより支持されるため、半導体素子62上のボンディングパッド63とインナーリード64を金線65等で接続するワイヤーボンディング工程で用いられるリードフレーム固定治具にはダイパットののけが設けられており、ダイパッドの大きさが変わると固定治具を交換するという問題点があった。

【0004】 本発明の目的は上記問題点を解決する技術で、その目的とするところはワイヤーボンディング工程中インナーリードとダイパッドが同一平面上にあり固定治具を共用化でき、かつワイヤーボンディング工程後にダイパッドの位置をインナーリードの下方に設置できる

2

半導体装置用リードフレームを提供することを目的とする。

【0005】

【課題を解決するための手段】 本発明の目的はある温度以上の熱を加えることにより記憶された形状に復元する形状記憶合金を用いて半導体半導体装置を製造することを特徴とする。

【0006】

【実施例】 図1は本発明の実施例における半導体装置用リードフレームであり、1はダイパッドであり2はタブ吊りリードであり3はインナーリードである。ダイパッド1とインナーリード3は同一平面上に存在するように配置される。本実施例においては半導体装置用リードフレーム全体を形状記憶合金を用いて製造された半導体装置用リードフレームである。

【0007】 図2は本発明の実施例における半導体装置用リードフレームの一部に形状記憶合金を用いた半導体装置用リードフレームである。4はダイパッドであり5はタブ吊りリードであり6はインナーリードである。ダイパッド4とインナーリード6は同一平面上に存在するように配置される。本実施例においてはタブ吊りリード5のみに形状記憶合金を用いて従来の半導体半導体装置用リードフレームに溶接等7を用いて製造されている。

【0008】 図3は本実施例のリードフレームをワイヤーボンディング治具に固定した断面図を示す。31は固定治具であり1はダイパッドであり3はインナーリードであり32は半導体素子であり33はクランパーと呼ばれるリード押さえ治具であり34は金線である。本実施例においては半導体チップの角と金線等のショートを防止するため従来の技術で用いられたインナーリードとダイパッドの段差をワイヤーボンディング時には無くし平面のみで構成される固定用治具を用いて固定することができる。

【0009】 図4は本実施例のワイヤーボンディング終了後にダイパッドを加熱により成形後の図を示す。42はダイパッドであり32は半導体素子であり34は金線であり3はインナーリードである。加熱治具により形状変化が起こるしきい値以上に加熱することによりタブ吊りリードが予め記憶されていた形状に復元されることにより、ダイパッド42はインナーリード3より下方に設置される。

【0010】 図5は本実施例のリードフレームの製造方法である。図5(a)において1はダイパッドであり3はインナーリードであり51および52は凹凸をした金型である。形状記憶合金はある温度以上で加工されるとその形状を記憶し、室温での変形によりとられた形状から加熱によって記憶した形状に復元する性質を有する。形状記憶合金を一部または全部に用いエッチング等で製造された半導体用リードフレームをある温度以上で金型51および52を用いてダイパッド1の位置を加工する。

3

図5 (b) において5 3はダイパッドであり3はインナーリードである。先に述べた加工によりダイパッド5 3はインナーリード3より下方に位置するよう記憶される。図5 (c) において5 4および5 5は平打用金型であり5 4はダイパッドであり3はインナーリードである。室温に置いて平打用金型5 4および5 5によりダイパッド5 4はインナーリード3と同一平面上に加工される。図5 (d) において5 4はダイパッドであり3はインナーリードである。以上の工程によりワイヤーボンディング後の加熱によりダイパッド5 4がインナーリード3の下方に位置する半導体用リードフレームが製造される。

【0011】

【発明の効果】 以上説明したように本発明によれば半導体素子の角と金線のショートを防ぐために必要なダイパッドをインナーリードの下方に支持する技術とダイパッドをリードの下方に支持するために生じるワイヤーボンディング時の治具交換の矛盾する問題をリードフレームに形状記憶合金を用いることで解決できるとい

4

う効果を有しかつ形状記憶合金を一部に用いることで従来と同じ電気特性を得られるという効果も有する。

【図面の簡単な説明】

【図1】 本発明実施例の半導体装置用リードフレーム平面図。

【図2】 本発明実施例の半導体装置用リードフレーム平面図。

【図3】 本発明実施例の半導体装置用リードフレームをワイヤーボンディング治具に固定した断面図。

10 【図4】 本発明実施例のワイヤーボンディング終了後にダイパッドを加熱により成形後の図。

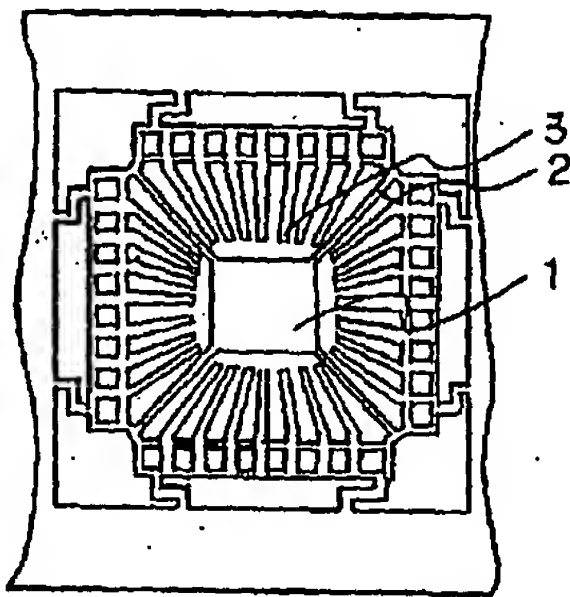
【図5】 本実施例の製造方法の断面図。

【図6】 従来の半導体装置用リードフレーム平面図。

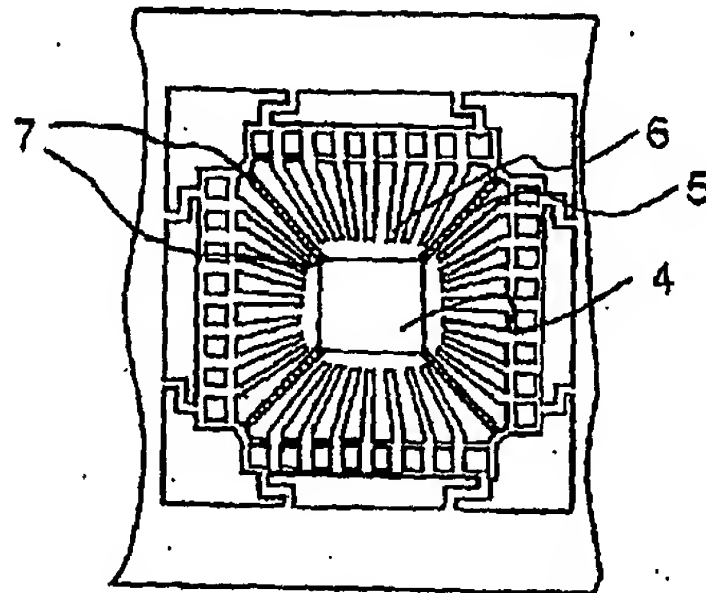
【符号の説明】

- 1, 4・・・ダイパッド
- 2, 5・・・タブ吊りリード
- 3, 6・・・インナーリード
- 34・・・金線
- 32・・・半導体素子

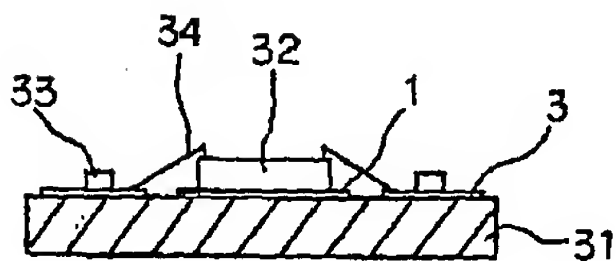
【図1】



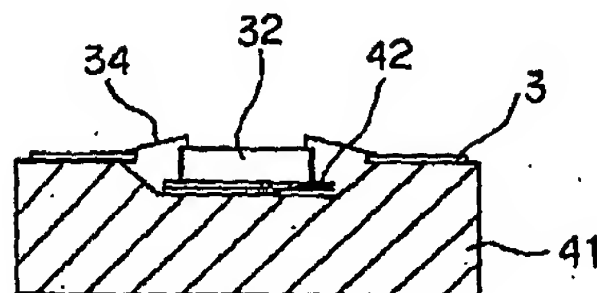
【図2】



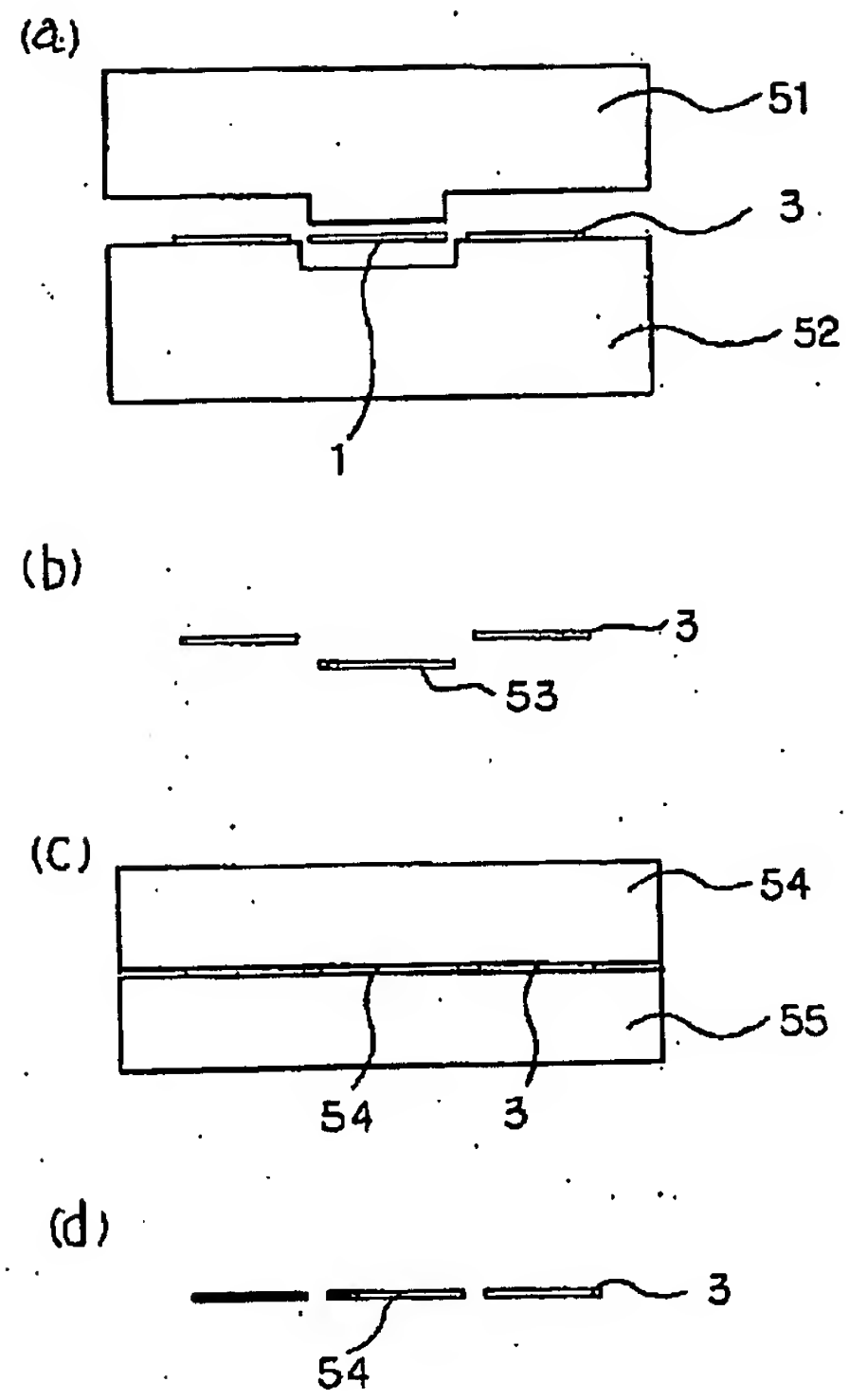
【図3】



【図4】



【図5】



【図6】

